

**Calcolatori Elettronici – I parte (CdL Ingegneria Informatica)**  
**Esame del 30 giugno 2010 – tempo a disposizione: 1 ora e 30 minuti**

**Compito Num. 1** COGNOME:.....NOME:.....

**1)** (20%) Si consideri una notazione binaria in virgola mobile a 16 bit, di cui (nell'ordine da sinistra a destra) si usa 1 bit per il segno (0=positivo), 8 bit per l'esponente, che è rappresentato in eccesso a 128, ed i rimanenti 7 bit per la parte frazionaria della mantissa che è normalizzata tra 1 e 2 e di cui si rappresenta solo la parte frazionaria.

- A) Dato il numero  $n$  rappresentato in complemento a uno dalla stringa esadecimale FF80X (dove X è l'ultima cifra del vostro numero di matricola) rappresentarlo nella notazione in virgola mobile data e indicare l'eventuale errore assoluto che si commette;
- B) individuare una notazione in virgola mobile a 24 bit che sia in grado di rappresentare tutti i numeri rappresentabili nella notazione in virgola mobile data e che abbia l'intervallo di rappresentazione più grande possibile;
- C) indicare l'intervallo di rappresentazione della notazione individuata al punto B tenendo conto che le configurazioni dell'esponente composte da tutti 0 e da tutti 1 sono riservate.

**2)** (20%) Fornire lo schema di un circuito sequenziale che implementa un registro contatore ad 4 bit. Tale circuito ha 4 ingressi e 4 uscite e memorizza un dato da 4 bit. Dispone inoltre di un segnale di ingresso C che incrementa di uno il suo contenuto. È possibile utilizzare componenti di base quali half-adder, full-adder e flip-flop. Illustrare *concisamente* il funzionamento del circuito e specificare il valore di uscita di *ciascuna componente* quando il registro si trova a 1011 e C=1.

**3)** (20%) Un microprocessore embedded a 8 bit deve comunicare mediante un bus parallelo con una ROM di 64B e, facendo uso di due schede PIO, con 8 dispositivi di I/O memory mapped (4 per scheda).

- A) definire gli spazi di indirizzamento dei vari dispositivi a disposizione supponendo di poter utilizzare tutti gli 8 bit per specificare gli indirizzi;
- B) indicare come è possibile ottenere con porte logiche i corretti segnali di chip select a partire dalle linee del bus degli indirizzi;
- C) indicare come è possibile semplificare i circuiti determinati al punto B con una decodifica parziale degli indirizzi.

**DOMANDE A RISPOSTA MULTIPLA** (40%) Indicare **in fondo al foglio** se le seguenti affermazioni sono vere (con una croce su [V]) o false (con una croce su [F]).

- 4)** Con riferimento alle architetture CISC e RISC indicare se le seguenti affermazioni sono vere o false.
- A) In un architettura CISC a ciascuna istruzione macchina corrisponde in generale l'esecuzione di più microistruzioni.
  - B) In una architettura RISC è potenzialmente possibile modificare il linguaggio macchina senza ritoccare l'architettura della CPU.
  - C) In un'architettura RISC tutte le istruzioni vengono eseguite in un solo ciclo di clock.
  - D) La dimensione del micro program counter è in genere più grande dalla dimensione del program counter.
  - E) In un architettura RISC il livello della microprogrammazione è assente.
  - F) Il microprogramma può essere programmato dall'utente.
  - G) Il microprogramma è contenuto nella RAM.
  - H) In un'architettura CISC viene eseguita una istruzione macchina per ogni ciclo di clock.
- 5)** Si consideri un'unità disco RAID di 8 GB (spazio utilizzabile di memoria fisica) e con blocchi (strip) di 512 KB; indicare le affermazioni esatte tra le seguenti.
- A) In un RAID di livello 0 con 4 dischi, ogni disco è da 2GB.
  - B) In un RAID di livello 1 ho bisogno di una capacità di memoria totale di 16GB.
  - C) In un RAID di livello 5 con 5 dischi, ogni disco è da 2GB.
  - D) In un RAID di livello 1 con 4 dischi, ogni disco è da 4GB.
  - E) Il RAID di livello 2 è l'unico che lavora su bit invece che su strip.
  - F) In un RAID di livello 5 con dischi da 2GB, ho bisogno di una capacità di memoria totale di 10GB.
  - G) In un RAID di livello 3 se si rompe il disco di parità non è possibile recuperare i dati.
  - H) In un RAID di livello 4 con 5 dischi, ogni disco è da 4GB.

Risposte domanda 4 = A:[V][F] B:[V][F] C:[V][F] D:[V][F] E:[V][F] F:[V][F] G:[V][F] H:[V][F]

Risposte domanda 5 = A:[V][F] B:[V][F] C:[V][F] D:[V][F] E:[V][F] F:[V][F] G:[V][F] H:[V][F]

**Nota bene: continua sul retro del foglio**

### Compito Num. 1

- 6) Con riferimento ai bus discussi a lezione, indicare se le seguenti affermazioni sono vere o false:
- A) I bus di memoria dei Pentium adottano una tecnica di trasmissione in pipeline.
  - B) Sul bus PCI è la politica di arbitraggio non è predefinita.
  - C) Su un bus USB è possibile collegare più di 100 dispositivi.
  - D) Sul bus PCI Express fornisce una connessione condivisa tra il microprocessore e le periferiche.
  - E) Sul bus USB le linee dati e le linee indirizzi sono condivise.
  - F) Sul bus PCI le linee dati e le linee indirizzi sono condivise.
  - G) Sul bus PCI è possibile trasmettere fino a 128 bit in parallelo.
  - H) Sul bus PCI Express ha migliori prestazioni del bus PCI perché possiede più linee.
- 7) Con riferimento ai codici a rilevazione e correzione di errore, indicare se le seguenti affermazioni sono vere o false.
- A) Se due codifiche hanno una distanza di Hamming pari a  $n$   $n$  errori di un bit possono convertire una codifica in un'altra del codice.
  - B) L'introduzione del bit di parità introduce in ogni codice una distanza di Hamming pari a 2.
  - C) Per poter correggere 2 errori in una codifica occorre una distanza di Hamming pari a 5.
  - D) Un errore su 1 bit su un codice con distanza di Hamming pari a 3 può essere corretto.
  - E) Il bit di parità si può usare su codifiche di lunghezza qualunque.
  - F) La percentuale di bit di controllo in un codice a correzione di errore singolo diminuisce con la lunghezza complessiva della codifica.
  - G) Per essere in grado di rilevare  $n$  errori in una codifica occorre una distanza di Hamming pari a  $n + 1$ .
  - H) Un codice a  $n$  bit non può avere una distanza di Hamming pari a  $n$ .

---

Risposte domanda 6 = A:[V][F] B:[V][F] C:[V][F] D:[V][F] E:[V][F] F:[V][F] G:[V][F] H:[V][F]

Risposte domanda 7 = A:[V][F] B:[V][F] C:[V][F] D:[V][F] E:[V][F] F:[V][F] G:[V][F] H:[V][F]