

**Calcolatori Elettronici – I parte (CdL Ingegneria Informatica)**  
**Esame del 20 luglio 2016 – tempo a disposizione: 1 ora e 30 minuti**

**Compito Num. 1** COGNOME:.....NOME:.....

1) (20%) Si considerino i numeri  $m$  ed  $n$  che, nel sistema di rappresentazione in eccesso a  $2^7$ , sono rappresentati rispettivamente dalle le stringhe esadecimali  $6X$  e  $9X$ , dove  $X$  è la cifra meno significativa del vostro numero di matricola.

- A) Calcolare il valore di  $s = m + n$  e rappresentare  $s$  nel sistema di rappresentazione in complemento a due su 12 bit.
- B) Individuare una rappresentazione in virgola mobile che consenta di rappresentare il suddetto numero  $s$  con il numero minimo possibile di bit ed indicare l'intervallo di rappresentazione della rappresentazione individuata tenendo conto del fatto che le configurazioni dell'esponente composte da tutti 0 e da tutti 1 sono riservate;
- C) Rappresentare, nella notazione in virgola mobile definita al punto B, i numeri decimali 0, -2 e 1,25 indicando gli eventuali errori di rappresentazione commessi;
- D) Individuare il numero  $e$  di bit dell'esponente e il numero  $m$  di bit della mantissa di una notazione in virgola mobile a 16 bit che sia in grado di rappresentare tutti i numeri rappresentabili nella definita al punto A e che abbia l'intervallo di rappresentazione più grande possibile.

2) (20%) Fornire lo schema di un circuito combinatorio che confronta due numerali A e B a 4 bit che rappresentano numeri interi positivi. Tale circuito ha 4 ingressi per A ( $A_3 A_2 A_1 A_0$ ) e 4 ingressi per B ( $B_3 B_2 B_1 B_0$ ) e una uscita C che deve valere 1 se  $A \geq B$  e 0 se  $A < B$ .

3) (20%) Si consideri un programma che opera su array A di 5 elementi di 2 bytes memorizzato in locazioni contigue della memoria principale che calcola la somma e il prodotto degli elementi di A. Per ciascuno dei due calcoli, vengono acceduti tutti gli elementi di A. Il programma viene eseguito su un microprocessore che dispone di una cache con tempo di accesso di 2 nsec e una memoria con tempo di accesso di 12 nsec. I trasferimenti tra memoria a cache avvengono per blocchi di 16B e le operazioni di base (somma e prodotto di due valori) vengono eseguite dal microprocessore in 1 nsec.

- A) Indicare la cache hit ratio (percentuale di successo di ricerca in cache) e il tempo medio di accesso del primo elemento dell'array;
- B) Indicare la cache hit ratio complessiva (la percentuale globale di successo nell'accesso alla cache) e il tempo medio di accesso alla memoria del programma;
- C) Indicare il tempo complessivo necessario all'esecuzione del programma.

**DOMANDE A RISPOSTA MULTIPLA** (40%) Indicare **in fondo al foglio** se le seguenti affermazioni sono vere (con una croce su [V]) o false (con una croce su [F]).

4) Si consideri un microprocessore con architettura RISC, 8 stati di pipeline e un clock di 2 Ghz e si supponga di lavorare in condizioni ideali. Indicare se le seguenti affermazioni sono vere o false.

- A) L'ampiezza di banda della CPU è di 2000 MIPS.
- B) Se la frequenza di clock scende a 1 Ghz il tempo di esecuzione di una istruzione rimane inalterato.
- C) In condizioni ideali si completa a regime una istruzione ogni mezzo nanosecondo.
- D) La latenza della CPU è di 4 nsec.
- E) Il tempo di esecuzione di una istruzione è di 8 nsec.
- F) Se nella pipeline si eliminano due stadi l'ampiezza di banda della CPU è di 2000 MIPS.
- G) Un programma di 5 istruzioni richiede 6 nsec per essere eseguito.
- H) Se nella pipeline si eliminano quattro stadi il tempo di esecuzione di un'istruzione si riduce di 2 nsec.

5) Con riferimento all'organizzazione generale dei calcolatori, indicare se le seguenti affermazioni sono vere o false.

- A) Nelle stampanti laser un pennello laser produce l'immagine da stampare direttamente sulla carta.
- B) I moderni microprocessori sono dotati di milioni di registri.
- C) Per realizzare una unità RAID ci vogliono almeno due dischi.
- D) E' sufficiente toccare lo schermo per interagire con i touch screen resistivi.
- E) Le unità a stato solido hanno tempi di accesso superiori ai dispositivi a disco tradizionali.
- F) I sistemi multicomputer adottano un modello di elaborazione di tipo MIMD.
- G) Sui cavi SCSI i dati vengono trasmessi in parallelo.
- H) In una unità a disco un cilindro è un insieme di dischi impilati.
- I) Nelle unità a disco basate su tecnologia SATA i dati vengono trasmessi serialmente.

Risposte domanda 4 = A:[V][F] B:[V][F] C:[V][F] D:[V][F] E:[V][F] F:[V][F] G:[V][F] H:[V][F]

Risposte domanda 5 = A:[V][F] B:[V][F] C:[V][F] D:[V][F] E:[V][F] F:[V][F] G:[V][F] H:[V][F]

**Nota bene: continua sul retro del foglio**

### Compito Num. 1

- 6) Si consideri un bus sincrono che lavora a 20 Mhz con linee separate per dati e indirizzi dotato dei segnali di controllo MREQ, RD e WAIT e una memoria con un tempo di risposta di 60nsec dal momento in cui gli indirizzi sono stabili. Indicare se le seguenti affermazioni sono vere o false supponendo di lavorare in condizioni ideali.
- A) Se la frequenza si raddoppia, i dati saranno disponibili presso il master dopo 75nsec.
  - B) Per garantire una lettura in memoria, il segnale di WAIT deve rimanere asserito per 1 periodo di clock.
  - C) Se la frequenza si dimezza, una transazione in lettura richiede la met del tempo.
  - D) Complessivamente, una transazione di lettura dura 100nsec.
  - E) I dati saranno disponibili presso il master dopo 75nsec.
  - F) Una transazione di lettura da una memoria con un tempo di risposta di 100nsec dura 150nsec.
  - G) Se linee dei dati e degli indirizzi sono condivise le transazioni in scrittura richiedono meno tempo di quelle in lettura.
  - H) Se si usa una memoria con un tempo di risposta di 70nsec, non è necessario asserire WAIT.
- 7) Si consideri un'unità disco RAID di 400GB (spazio utilizzabile di memoria fisica) e con blocchi (strip) di 256 KB. Indicare se le seguenti affermazioni sono vere o false.
- A) In un RAID di livello 3, se si rompe il disco di parità non è possibile recuperare i dati.
  - B) In un RAID di livello 5 con dischi da 100GB, ho bisogno di una capacità di memoria totale di 1TB.
  - C) Il RAID di livello 2 lavora su bit invece che su strip.
  - D) In un RAID di livello 1 con 4 dischi, ogni disco è da 200GB.
  - E) In un RAID di livello 5 con 5 dischi, ogni disco è da 128GB.
  - F) In un RAID di livello 1, ho bisogno di una capacità di memoria totale di 1TB.
  - G) In un RAID di livello 0 con 2 dischi, ogni disco è da 100GB.
  - H) In un RAID di livello 4 con 5 dischi, ogni disco è da 128GB.

---

Risposte domanda 6 = A:[V][F] B:[V][F] C:[V][F] D:[V][F] E:[V][F] F:[V][F] G:[V][F] H:[V][F]

Risposte domanda 7 = A:[V][F] B:[V][F] C:[V][F] D:[V][F] E:[V][F] F:[V][F] G:[V][F] H:[V][F]